第2章

ノイズを抑える設計テクニック＆ノウハウ18連発！

ノイズ発生と拡散のメカニズムを理解し対処せよ

原田高志

ここでは，放射ノイズ対策の基礎となるEMC（electro-magnetic compatibility）設計について解説する．放射ノイズへの実際の対処方法は第３章以降で紹介する．　（編集部）

電子機器の高速化，高密度化に伴い，部品の追加や回路パターン変更など，従来型の「EMC対策」は困難になっています．そこで，設計段階からEMCに関する本質的な施策を盛り込む「EMC設計」への転換が求められています．ここでは，ディジタル回路のノイズ発生のメカニズムを解説します．さらに，ノイズ抑制のためのプリント基板やシールドの設計手法を紹介します．

1．ノイズの発生源と伝送経路を見きわめる

1　LSIはノイズ発生源で，ケーブルはアンテナとなる

電子機器が発生する不要電磁波放射の基本要素を図1に示します．放射の要因は，ノイズ発生源，ノイズを伝える伝送経路，そしてノイズを放射するアンテナの三つに分けられます[1]．

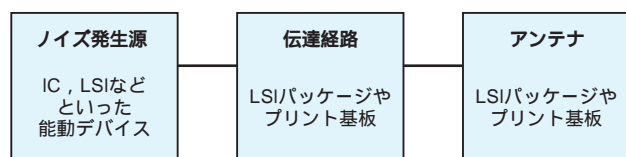
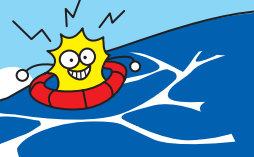



図1　EMC抑制のために押さえておきたい要素
ノイズ発生源，ノイズを伝達する伝達経路，そしてノイズを放射するアンテナの特性をよく理解すること．

多くの電子機器においては，クロックが供給されるIC，LSIの動作に伴い発生する電流や電圧の高周波的な変化が，ノイズの発生源となります．半導体パッケージやプリント基板は，発生したノイズが伝わる経路として働きます．また，プリント基板や基板に接続されたケーブルは，アンテナとなります．

2　信号だけでなく，電源も高周波回路として扱うべし

ディジタル回路を搭載したプリント基板からの放射は，図2に示すように信号系からの放射と電源系からの放射に分けられます．信号系からの放射は，ディジタル回路が信号処理を行う際に回路に発生する電圧や電流の変化に起因します．通常は負荷側の回路に接続された伝送路上の電圧や電流が，高周波のノイズとなって観測されます．

一方，電源系のノイズは，LSIがスイッチング動作を行う際に，電源ピンとグラウンド・ピンの間を流れる電流や，その際に発生する電源回路（電源とグラウンド）の電圧変動が要因となります．電源供給系は2.5V，3.3Vなど，LSIに直流電圧を供給する系として設計されています．EMCを考慮した場合，高周波回路としての取り扱いが必要となります．

3　信号系の電流は奇数次の高調波成分を，電源系の電流は偶数次の高調波成分を持つ

信号系ノイズと電源系ノイズはいずれも，信号やデータの電気的な処理に起因して発生し，一定の規則を持っています．例えば図2に示すようなシングル・エンド伝送の場合の電磁ノイズの原因として，電流の振る舞いに着目しま

KeyWord　ループ・アンテナ，ダンピング抵抗，フィルタ，ダイポール・アンテナ，スリット，スロット・アンテナ，デカップリング・コンデンサ

す．信号配線を流れる電流は信号電圧の立ち上がり，および立ち下がり時に，負荷となる容量を充放電するためのパルス状の電流が流れます．この電流を周波数領域で見ると，クロック周波数の基本波と，奇数次の高調波スペクトルが主となります．

これに対し電源系のノイズは，スイッチング時の充放電電流と貫通電流がICの電源ピンとグラウンド・ピンの間を流れることにより発生します．そのため，パルス状の電流が1周期に2回流れることになり，クロック周波数の偶数次の高調波でレベルの高いスペクトルを持ちます．

2. アンテナとして作用するプリント基板

信号配線，グラウンド・プレーン，電源プレーンなどのプリント基板の構成要素は，ノイズを放射するアンテナとして作用します．図3はプリント基板のレイアウトが等価的にアンテナとなる場合を示したものです．

図3 プリント基板のレイアウトが等価的にアンテナとなる場合
プリント基板がどのようなアンテナを構成するのか理解すること．

4 とにかくループ・アンテナのループを小さくする

プリント基板の信号配線にディジタルの信号電流が流れると，グラウンド上にリターン電流が生じ，電流ループが形成されます．信号配線系からの直接のノイズ放射はディファレンシャル・モード放射と呼ばれ，この電流ループをアンテナとみなすことにより説明できます．

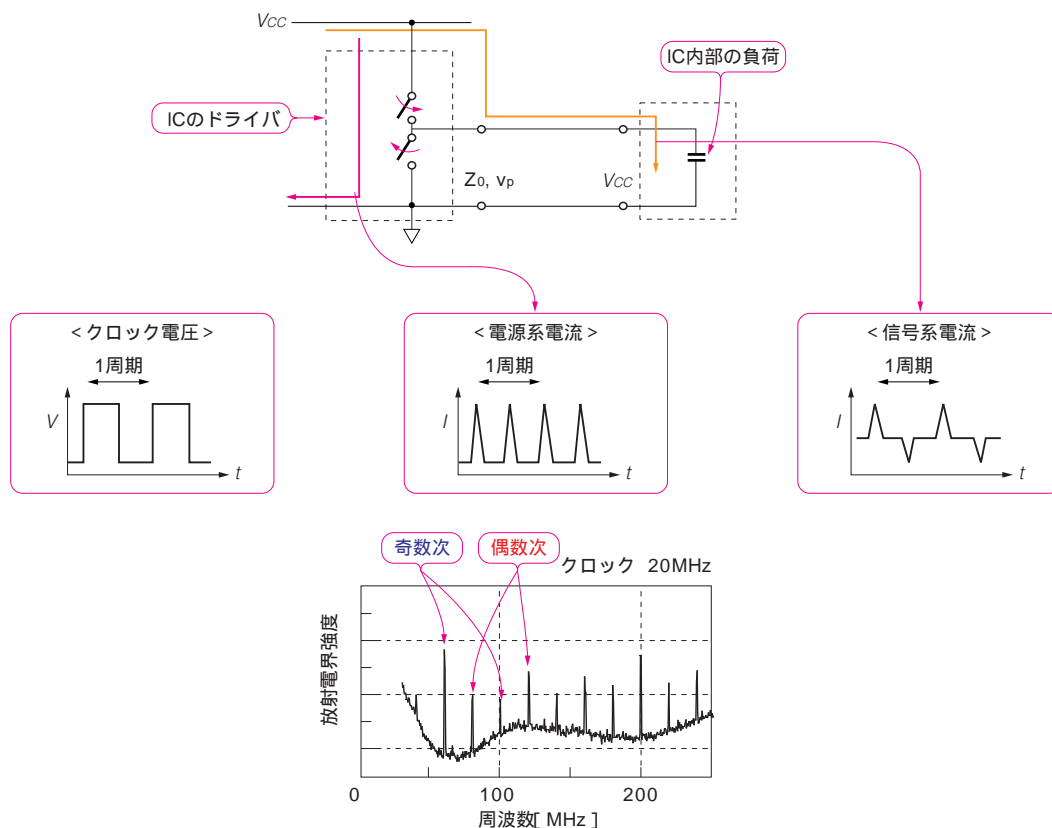



図2 信号系からの放射と電源系からの放射
偶数次の高調波と奇数次の高調波が発生する理由を理解すること．

2

図4　ガード・トレース

とにかくループ面積を縮小すること．

（a）スリット部を流れる電流

（b）基板近傍の磁界分布特性（電流分布を反映）

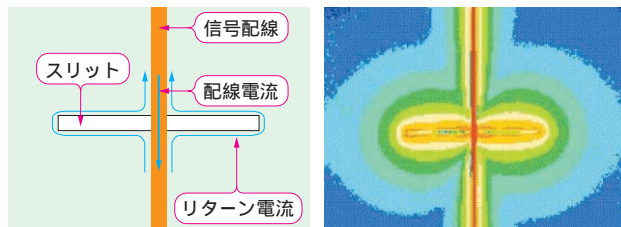
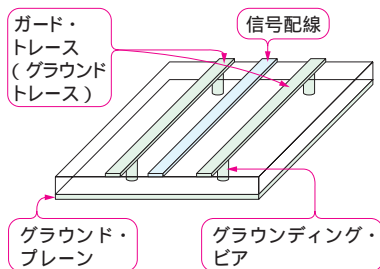



図5　スリット部の電流の振る舞い

リターン電流がスリットの周囲を大きく遠回りする結果，スリットの両辺に電界が生じ，それが放射源となる．

実際のプリント基板は，信号配線上の電流の不均一性や位相変化などの影響があり，単純なループ・アンテナとみなすことはできません．しかし，配線長の短縮やグラウンドを信号配線に接近させるなどといったループ面積の縮小につながる施策や，ダンピング抵抗，フィルタの挿入などの信号電流低減は，基本的な放射抑制手法です．

ディファレンシャル・モード放射低減手法の一つに，図4に示すように信号配線に沿ってグラウンドと同電位の配線パターンを設ける手法があります[2]．この配線はグラウンド・パターンやガード・パターンなどと呼ばれます．信号配線がマイクロストリップ線路構造の場合，グラウンド・パターンをグラウンド・プレーンよりも信号配線パターンに近づけて配置します．リターン電流の経路をこのグラウンド・パターン上に確保することにより，ループ面積を縮小できます．

5　ダイポール（モノポール）・アンテナは高いレベルの放射ノイズを出す

プリント基板のグラウンド・プレーンやプリント基板に接続されたケーブルには，コモン・モード電流が流れます[3]．コモン・モード電流はダイポール・アンテナを流れる電流に等しく，ディファレンシャル・モード電流と比較して放射を打ち消すリターン電流が存在しないため，高いレベルのEMI放射を発生させます．

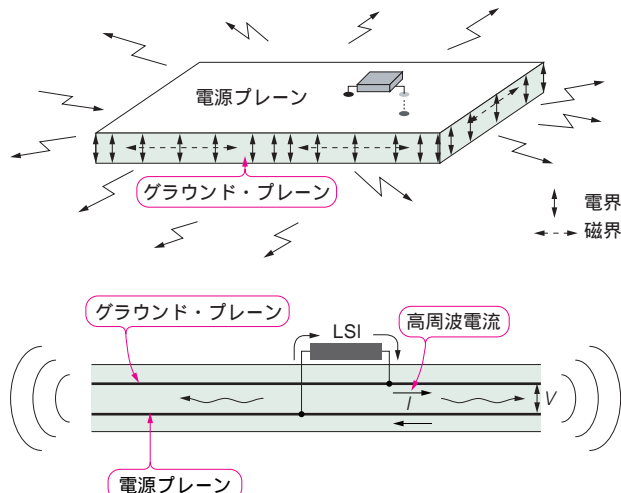



図6　電源からのノイズ放射のしくみ

共振周波数はプレーンの形状，デカップリング・コンデンサの数や配置に依存する．

プリント基板やケーブルにコモン・モード電流を発生させる代表的な要因として，LSIや信号配線，グラウンド・プレーンで構成されたループを流れるディファレンシャル・モード電流が，グランウド・プレーン全体を励振することが挙げられます．放射レベルはディファレンシャル・モード電流に比例します[3]．

6　基板上のスリットはスロット・アンテナとして作用

配線直下のグラウンドに設けられたスリットは，スロット・アンテナとして作用し，ノイズの放射レベルを増加させることが知られています[4]．これは図5に示すように，リターン電流がスリットの周囲を大きく遠回りする結果，スリットの両辺に電界が生じ，それが放射源となるためと考えられます．

7　基板は平行平板アンテナになる…共振周波数や共振の状態を把握せよ

多層プリント基板でよく用いられている電源プレーンとグラウンド・プレーンで構成される電源供給系は，平行平板伝送線路として作用します．図6に示すように，LSIのスイッチング動作に伴い，電源とグラウンドとの間を流れる電流が，この電源供給線路内を伝搬します．特に共振周波数においてプレーンの端部から高レベルのノイズを放射

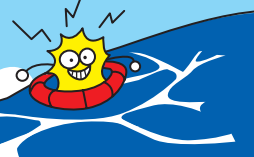



写真1　電子機器きょう体のシールドの要素

(a) 初期配置　　(b) 最適配置

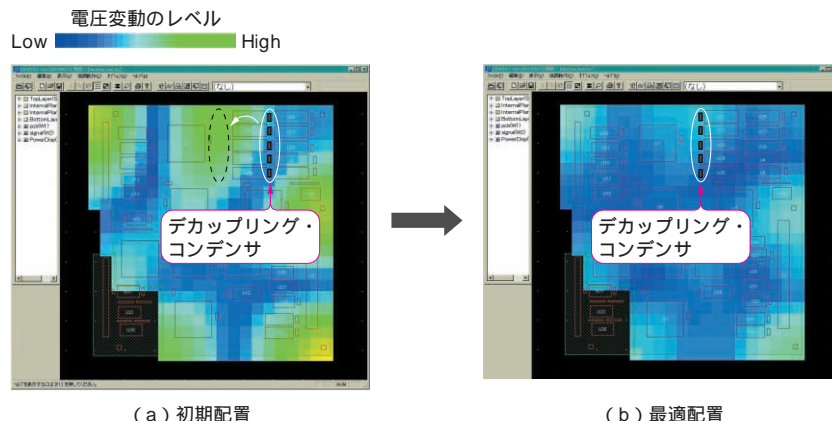



図7　シミュレーションを用いたデカップリング・コンデンサの最適配置による電源電圧変動の抑制

電源電圧変動の大きい領域にデカップリング・コンデンサを配置することにより，プリント基板の全領域における電圧変動が抑制できる．

します(5)．

この共振周波数は，プレーンの形状やデカップリング・コンデンサの数や配置に依存します．ノイズ抑制を設計段階から盛り込むためには，この系の共振状態をプリント基板の設計データからシミュレータなどを用いて解析し，コントロールする必要があります．

図7にシミュレーションを用いたデカップリング・コンデンサの最適配置による電源電圧変動の抑制の例を示します．初期のレイアウトにおいて電源電圧変動の大きい領域にデカップリング・コンデンサを配置することにより，プリント基板の全領域における電圧変動が抑制できます．

3. きょう体シールドの要点

8 コストや放熱性のトレードオフも考慮せよ

電子機器において，きょう体の内部から外部へ漏えいする電磁波をシールドする場合，写真1に示すように，

- きょう体を構成する材料のシールド特性
- きょう体の接合部におけるシールド特性
- 放熱や意匠デザインのための開口部からの電磁波漏えい

の三つの要素が重要になります．特に，きょう体設計においては，シールド効果と放熱性能，シールド効果ときょう体コストなど，多くのトレードオフの関係があります．それぞれの要素を定量的に評価することが重要な鍵となります．

9 開口率が同じなら小さい穴を多数配列した方がよい

シールドを必要とする電子機器きょう体の材料としては，鋼板やめっき，塗料などによって表面に導電処理が施されたプラスチック材が用いられます．これらの材料の単体のシールド効果は極めて高く，実際の機器のきょう体設計においては，接合部や開口部の処理が重要となります．ここでは，開口を小さくしてシールド効果を高めたい電気設計と，開口を大きくして冷却効果を維持したい熱設計との間でのトレードオフ検討例を紹介します．開口部には多孔性の金属板を適用します．

図8は開口率がほぼ等しく，直径が異なる穴を配列した多穴金属板のシールド効果と冷却効果（許容温度上昇を

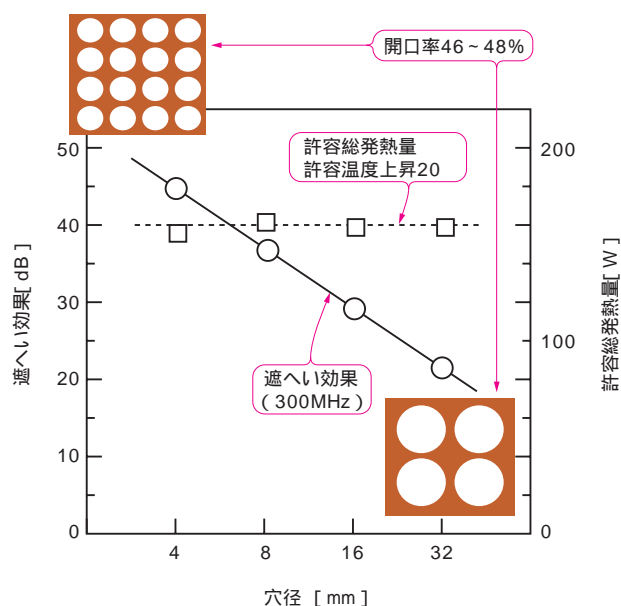
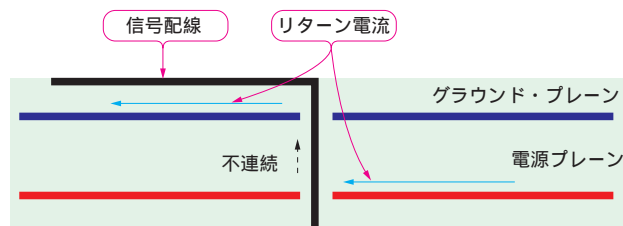
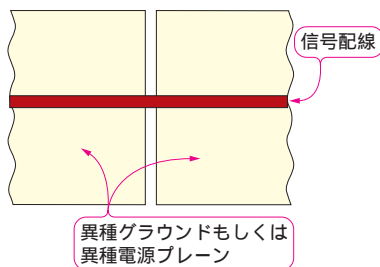



図8　多穴金属板のシールド効果と冷却効果

シールド効果は穴径にほぼ反比例して大きくなる．

図9 リターン電流経路の不連続
異なるグラウンド間で生じやすい．

図10 層間配線によるリターン電流の不連続

図11 電源供給系回路とLSI，およびデカップリング・コンデンサの関係を示した等価回路
これらの寄生成分の影響を考慮する必要がある．

20℃としたときの強制空冷時の許容総発熱量）の関係を表します．ここで評価した多穴金属板の試料は直径32mm，16mm，8mm，4mmの4種類です．それぞれの開口率は46～49％でほぼ等しいとします．シールド効果は穴径にほぼ反比例して大きくなるのに対し，放熱性能は穴径によらずほぼ一定となります．放熱性能は通常，開口率だけに依存するので，シールド効果を考えた場合には径の小さい穴を多数配列した方がよいことが分かります．

4. 基板のレイアウト設計における要点

10 リターン電流経路の不連続が生じないようにする

スリットなどに起因するグラウンド・プレーンの不連続は，リターン電流の経路を阻害し，高いレベルのノイズを放射させる要因となります．グラウンド・プレーンの不連続は，図9に示すようにグラウンドが分離されている場合（例えば，アナログ・グラウンドとディジタル・グラウンドに分割され，双方にまたがって配線がなされている場合など）や，複数の電源プレーンをリターン電流の経路として利用するような場合に生じます．

図10に示すように，多層プリント基板において，信号配線が電源プレーンとグラウンド・プレーンを貫いて配線されるビア構造においても，リターン電流の不連続が生じます(6)．プリント基板のレイアウト設計においては，こうしたリターン電流の経路に着目し，不連続が生じないように設計することが重要です．

11 電源回路の設計においては寄生成分の影響を考慮する

デカップリング・コンデンサには，回路のスイッチング動作に必要な電荷の供給と，ノイズの抑制の二つの役割があります．電荷供給源としての役割を果たすためには，必要な容量のコンデンサを可能な限りLSIの近くに配置します．

図11はプリント基板上の電源供給系回路とLSI，デカップリング・コンデンサの関係を示した等価回路です．高い周波数においては，プリント基板の寄生インダクタンスL_bやコンデンサのインダクタンス成分，コンデンサを搭載するためのパッドやビアのインダクタンスL_iにより電荷の移動が阻害されます．スイッチング・ノイズを十分に吸収できず，高周波ノイズ発生の要因となります．プリント基板の電源供給系の設計では，これらの寄生成分の影響を考慮する必要があります．

12 多層基板におけるコンデンサの理想位置を把握せよ

デカップリング・コンデンサの配置は，多層プリント基板と片面/両面プリント基板で大きく異なります．多層プリント基板では，電源やグラウンドをプレーンとして持てます．電源とグラウンドとの間のインピーダンスが低くなるため，コンデンサからの電荷の供給が滞りなく行われます．

多層プリント基板におけるデカップリング・コンデンサの配置方法には2種類あります．図12(a)の手法は，LSIの電源端子からパターンによって直接，コンデンサと基板の電源プレーン端子を接続します．図12(b)の手法は，

図12 多層基板におけるデカップリング・コンデンサの挿入位置

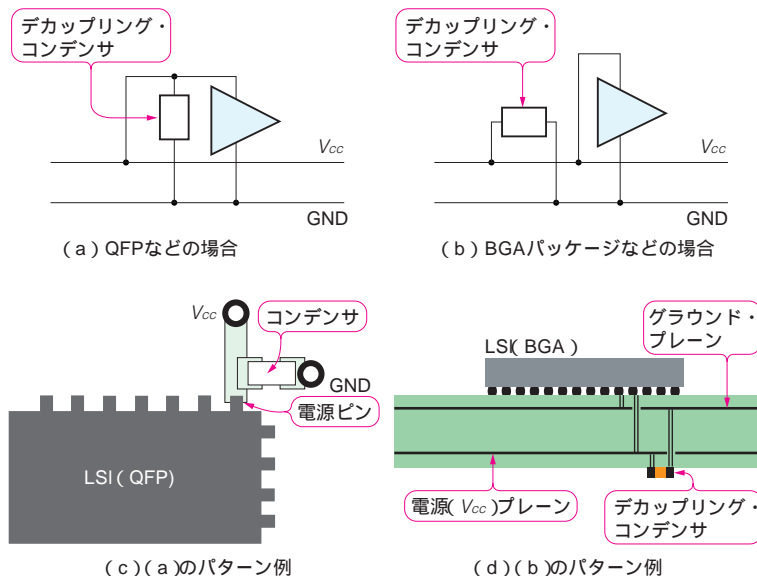



図13 片面，両面プリント基板におけるデカップリング・コンデンサの挿入位置
可能な限り電源端子とグラウンド端子の近くに配置．

LSIの電源端子とグラウンド端子，コンデンサをそれぞれ直接，基板の電源，グラウンドのプレーンに接続します．

電源端子からパターンを介して直接，コンデンサや電源プレーンに接続する構造は，**図12(c)**に示すようにリード端子が半導体パッケージの4辺から出ているQFP(quad flat package)構造のLSIに適しています．

半導体パッケージの底面をすべて端子エリアとしたBGA(ball grid array)構造のLSIにおいて，電源ピンやグラウンド・ピンは多くの場合LSIの内側に配置されます．QFPのように電源端子から直接配線を引き出してコンデンサを搭載することが困難です．そのため，**図12(d)**に示すように，LSIの電源やグラウンド端子，コンデンサからビアによって直接，基板の電源プレーンやグラウンド・プレーンに接続します．

13 両面基板ならLSIと同一面に，可能な限り近く

一方，片面や両面プリント基板では，電源専用の層が確保できません．電源のパターンを信号配線と同じ層の配線として設けることになります．そのため，電源系のインピーダンスが高くなり，電源電圧変動が生じやすくなります．この電圧変動を抑制するためには，**図13**に示すようにデカップリング・コンデンサをLSIと同一の面に，かつ可能な限り電源端子とグラウンド端子の近くに配置します．LSIの電源系とデカップリング・コンデンサで構成されるデカップリング・ループの面積を小さくして，インダクタンスを低減します．

また，LSIで発生したスイッチング・ノイズがプリント基板の電源系に漏えいすることを抑制するために，デカップリング・コンデンサの電源側と基板の電源配線の間に，インダクタンス部品を挿入する手法も有効です．

14 速い信号配線は基板の端部には配置しない

信号線から発生するコモン・モード放射ノイズのレベルは，配線パターンがグラウンド・プレーンの端部に近づくほど増加することが知られています(7)．**図14**にノイズ放射レベルとグラウンド・プレーン端-配線間距離の関係を示します．配線の位置がプレーン端部に近付くに従い放射レベルは高くなることが分かります．ノイズ放射の発生しや

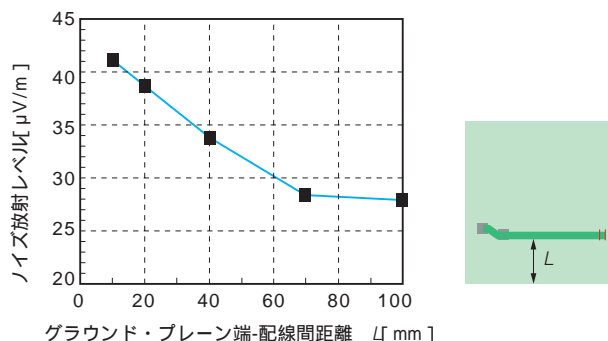



図14 ノイズ放射レベルと配線のグラウンド・プレーン端への距離との関係
高速の配線は，基板やグラウンド・プレーンのエッジ付近には配置しないこと．

すい高速の配線は，プリント基板やグラウンド・プレーンのエッジ付近には配置しないことが望ましいのです．

5. レイアウト設計後のポイント

15 設計ルールのチェックにはEDAツールの活用も手

プリント基板のレイアウト設計完了後は，これまで述べてきたノイズ抑制のためのレイアウト・ルールに違反していないかどうかを確認する必要があります．従来，こうした確認は設計データを元に基板レイアウトを表示し，設計者や技術者の目視により確認されていました．しかし，最近はEDA（electronic design automation）ツールの発達に伴い，**図15**に示すようなレイアウト設計ツールにリンクして自動的にルール違反をチェックするソフトウェア（ルール・チェッカ）が開発されました．ルール・チェックにかかわる労力と時間を大幅に短縮しています．

16 デザイン・レビューの機会を設けるべし

ルール・チェッカによる自動的なチェックでは，回路の接続やクロック周波数の関係で，本来は問題とならないレイアウトにアラームが発生したり，チェックされるべきレイアウトを取りこぼしたりするなどの問題が存在します．こうしたレイアウト・チェックは，最終的には技術者の判断に依存することになります．ルール・チェックは基本的に，デザイン・レビューにおいて技術者が行うべきです．ルール・チェッカはあくまでも技術者をサポートするためのツールとして用いるべきです．

図15　EMC設計のためのルール・チェッカ
NEC製の「DEMITASNX」の画面．高い放射レベルが予想される配線をランク付けして表示している．

表1　実装設計における電磁特性シミュレーションの役割

目　的	設計ルールの作成，新しい構造の創出	設計結果の検証，動作確認
対　象	共通技術部門の技術者，研究者	製品開発部門の技術者，設計者
特　徴	高精度	短解析時間
中心となるツール	電磁界シミュレータ	回路シミュレータ

6. これからのEMC設計

17 EDAツールを活用し新たな構造の創出や検証効率の向上を図る

電子機器の設計におけるシミュレーションの役割は，大きく二つに分けられます（**表1**）．その一つは新たな構造の創出を目指したメカニズム解析への適用です．実際にパッケージやボードの作製を行わずとも，設計パラメータと特性の関係や電磁気学的なメカニズムを知ることができます．設計ルールの構築にかかわるコストや時間を大幅に短縮できます．

もう一つの役割は，設計の検証と動作の確認を行うためのシミュレーションです．設計パラメータを変化させながらレイアウトを最適化していくWhat if解析や，ハードウェアを製造する前の機器の動作確認に用いられます．回路やレイアウト設計の際のリアルタイムな修正に使われるため，解析に要する時間は短いことが要求されます．

短時間解析を実現するためには，SPICEに代表される回路シミュレータが有効です．回路シミュレータは信号系の解析だけでなく，**図6**に示したような多層基板におけるグラウンド層と電源層のような2次元の広がりを持つような系でも，**図16**に示すような2次元回路ネットワークを用いることで解析できます（**図7**のシミュレーションは二次元等価回路を用いて解析しています）．

通常，電磁界解析手法を用いなければ解析できないとされるきょう体と基板を含む3次元の系も，適切なモデル化により，等価回路を用いて解析できます(9)．

18 機器内部での電磁干渉問題…電磁界シミュレータを用いて最適な機器設計の手法を確立すべし

これまで電子機器のEMC（electro-magnetic compatibility）は，EMI（electro-magnetic interference）やイミュニティなど，機器の内部と外部の電磁環境の結合がもっぱら議論されてきました．しかし，近年，実装密度の向上とともに

図16　電源層―グラウンド層の等価回路モデル

狭い空間内に異なる機能の回路が集約されることによる，機器内部での電磁干渉の問題がクローズアップされてきています．

代表的なものに，携帯情報機器における内部干渉があります．ディジタル回路から発生した電磁ノイズが微弱な信号を扱うRF系に干渉することにより，通信性能の劣化や機器の誤動作などの不具合が発生します．この問題については，結合のメカニズムや最適なシールド構造の検討が電磁界シミュレータを用いて積極的に行われています(8)．電磁干渉フリーな機器設計の手法を確立するためには，電磁界と回路の結合のモデル化とその設計フローへの適用が課題となります．

＊　＊　＊

現在の高度情報化社会はディジタル機器における信号処理速度の高速化や低消費電力化，実装の高密度化技術の発展に支えられています．こうした高性能化は一方で，ノイズや機器内外における電磁干渉の問題を増加させており，その抑制が大きな課題となっています．従来，ノイズ問題への対応はRule of Thumbに頼ることが多く，なかなか設計技術として確立できませんでした．しかし，多くのEMC研究者，技術者の長年の努力により，少しずつノイズ発生のメカニズムが解明され，抑制技術の体系化が図られるようになってきました．

設計ツールやシミュレータなどのEDAツールが普及し，設計を支援する体勢が整ってきています．しかし，実際に設計するのはあくまでも設計者(人)です．設計者のセンスが製品の性能やノイズ特性の良しあしを決定します．電子機器の設計，開発に携わる方々には，ぜひともノイズ問題を科学として捕らえ，論理的な思考で解決して頂きたいと思います．

参考・引用*文献

(1) 櫻井秋久；EMC設計に向けて，エレクトロニクス実装学会誌，vol.4 no.6，pp.531-536，2001年9月．
(2) H. Lee, et.al.；Effect of Ground Guard Fence with Via and Ground Slot on Radiated Emission in Multi-Layer Digital Printed Circuit Board，2001 IEEE International Symposium on EMC，August 2001.
(3) 佐々木英樹，原田高志，栗山敏秀；コモンモード放射の基板レイアウト依存性，電子情報通信学会技術研究報告，EMCJ2000-37，2000年7月．
(4) 丸山隆ほか；放射ノイズを低減する基板実装設計手法，1993年電子情報通信学会春季大会，B-263，1993年3月．
(5) 原田高志ほか；多層プリント基板の電源-グラウンド系の共振解析，第16回エレクトロニクス実装学会学術講演会，18B-08，2002年3月．
(6) D. Brooks，PCB Design Conference WEST，pp.343-355，Mar．1998.
(7) 櫻井秋久；EMIを考慮したプリント基板設計技術，サーキットテクノロジー，vol.9，no.4，1994年7月．
(8) 深沢徹，牧野滋；携帯電話のアンテナと回路間のシールド設計，第16回エレクトロニクス実装学会学術講演会，18B-02，2002年3月．
(9) N. Kobayashi, et. al.；An Investigation of the Effect of Chassis Connections on Radiated EMI from PCBs, 2006 IEEE International Symposium on EMC, August 2006.

はらだ・たかし
日本電気(株)　システム実装研究所

<筆者プロフィール>

原田高志．1983年NEC入社，以来，電波吸収体，電磁シールド材の開発，電波暗室の設計などに従事．その後，FCC，VCCIなどによる電子機器のEMC規制の強化に伴い，プリント基板のノイズ関連技術として，電磁界計測技術，ノイズ発生メカニズムの解明，ノイズ抑制手法の研究開発に従事．2000年にプリント基板用EMI設計支援ツールDEMITASNXを開発．現在，NECシステム実装研究所 研究部長．博士(工学)．